

Patent number:	JP4372101
Publication date:	1992-12-25
Inventor:	KATSUNO TAKAFUMI
Applicant:	ROHM CO LTD
Classification:	
- international:	H01C1/14; H01C7/00; H01C17/06; H01C17/28
- european:	
Application number:	JP19910150112 19910621
Priority number(s):	JP19910150112 19910621

**THIS PAGE BLANK (USPTO)**

04007001 \*\*Image available\*\*

SQUARE-SHAPED CHIP RESISTOR AND ITS MANUFACTURE

PUB. NO.: 04-372101 [JP 4372101 A]

PUBLISHED: December 25, 1992 (19921225)

INVENTOR(s): KATSUNO TAKAFUMI

APPLICANT(s): ROHM CO LTD [365425] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.: 03-150112 [JP 91150112]

FILED: June 21, 1991 (19910621)

INTL CLASS: [5] H01C-001/14; H01C-007/00; H01C-017/06; H01C-017/28

JAPIO CLASS: 42.1 (ELECTRONICS — Electronic Components); 26.2

(TRANSPORTATION — Motor Vehicles)

JOURNAL: Section: E, Section No. 1366, Vol. 17, No. 249, Pg. 162, May  
18, 1993 (19930518)

ABSTRACT

PURPOSE: To provide a square-shaped chip resistor which is easy in manufacture and is free from a fear of a thick conductor layer exfoliating from a board and a wire breaking even by temperature change.

CONSTITUTION: This resistor comprises an insulating substrate, which has a through hole 4 being made from the top to the bottom at an electrode formed area, primary electrodes 2, which are made at both ends of the top of this insulating substrate 1, tertiary electrodes 3, which are made at both ends of the rear of the insulating substrate 1, through hole parts 41, which connect the primary electrodes with tertiary electrodes 3 electrically, and a resistor 5, which is made, astride between the primary electrodes 2, at the top of the insulating substrate 1.

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-372101

(43) 公開日 平成4年(1992)12月25日

(51) Int.Cl. <sup>5</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 C	1/14	Z	9057-5 E	
	7/00	B	9058-5 E	
	17/06	V	9058-5 E	
	17/28		9058-5 E	

審査請求 未請求 請求項の数 2 (全 4 頁)

(21) 出願番号 特願平3-150112

(22) 出願日 平成3年(1991)6月21日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 勝野 尊文

京都市右京区西院溝崎町21番地 ローム株式会社内

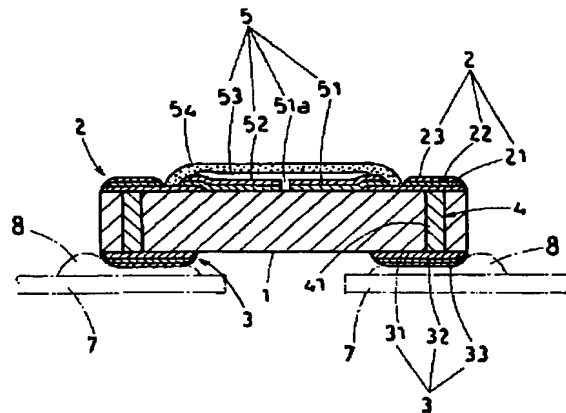
(74) 代理人 弁理士 中村 茂信

(54) 【発明の名称】 角形チップ抵抗器及びその製造方法

(57) 【要約】

【目的】 製造が容易で、温度変化によっても厚膜導体層が基板から剥がれ断線する虞のない角形チップ抵抗器を提供することを目的とする。

【構成】 電極形成部に上面から下面に形成した貫通孔4を有する絶縁基板1と、この絶縁基板1の上面の両端部に形成した1次電極2と、絶縁基板1の裏面の両端に形成した3次電極3と、前記貫通孔4を通して1次電極2と3次電極3を電気的に接続した導通部41と、前記絶縁基板1の上面に1次電極間に跨がって形成した抵抗部5とからなる。



## 【特許請求の範囲】

【請求項1】電極形成部に上面から下面に形成した貫通孔を有する絶縁基板と、この絶縁基板の上面の両端部に形成した1次電極と、絶縁基板の裏面の両端部に形成した3次電極と、前記貫通孔を通して1次電極と3次電極を電気的に接続した導通部と、前記絶縁基板の上面に1次電極間に跨がって形成した抵抗部とからなることを特徴とする角形チップ抵抗基板。

【請求項2】絶縁基板の両端部に貫通孔を形成する工程と、この貫通孔に対応する絶縁基板の上面及び下面に厚膜導体層を形成し、且つ貫通孔に厚膜導体を塗布して貫通孔と上・下面の厚膜導体層とを連続させる工程と、絶縁基板の上面両端側に形成した厚膜導体層間に跨がって抵抗部を形成する工程と、上・下面の厚膜導体層上にメッキ層を形成する工程とから成る角形チップ抵抗器の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、車載用、民生機器用或いは産業機器用の角形チップ抵抗器、及びその製造方法に関する。

## 【0002】

【従来の技術】図4は、従来の角形チップ抵抗器を示す斜視図である。この角形チップ抵抗器は、アルミナセラミック基板1の両端部に、上面部、側面部及び裏面部を覆う断面「コ」字状の電極部9が形成されている。この電極部9は、基板1の上面側を1次電極2、基板1の側面側を2次電極2a、そして基板1の裏面側を3次電極3とされる。更に、基板1上面の両端部に形成した1次電極2、2間に跨がって抵抗部5を形成している。図3の断面図で示すように、電極部9は、基板1の上面端部、側面及び裏面端部に亘って、つまり断面「コ」字状に厚膜導体ペースト（Agペースト）にて厚膜導電層91を形成し、この厚膜導電層91の上面にNiメッキ膜92、更にNiメッキ膜92の上面にPb-Snメッキ膜93を形成して3層構造としている。そして、アルミナセラミック基板1の上面の両端部の1次電極（厚膜導電層91）2に跨がって抵抗膜（Ruと珪酸鉛ガラスを主体としたペースト）51を印刷焼成し、この抵抗膜51上面に1次保護膜（厚膜ガラス）52、1次保護膜52上面に2次保護膜（厚膜ガラス）53、2次保護膜53上面に保護外装膜（厚膜ガラス）54をそれぞれ印刷焼成して製造される。

## 【0003】

【発明が解決しようとする課題】上記、従来の角形チップ抵抗器は、図3で示すように、例えばガラスエポキシ配線基板の導体パターン7上に載置し（3次電極3を導体パターン7上に載置し）、1次電極2及び側面電極2a上と導体パターン7上にハンダ8をより接着固定する。ところが、ハンダの温度に対する膨張収縮率は、電

極部を構成する厚膜導体層91の温度に対する膨張収縮率より大きい。このため、温度差（-55℃乃至125℃、1000乃至3000サイクル）によって、厚膜導体層91がハンダ部分に引っ張られる等の機械的な応力集中が生じ、1次電極2と2次保護膜53との境界付近で厚膜導体層91が、アルミナセラミック基板1から剥がれ、断線する虞れがある等の不利があった。

【0004】また、従来の角形チップ抵抗器は、絶縁基板1の両側面に2次電極（側面電極）2aを形成しなければならず、製造が手間である等の不利があった。

【0005】この発明では、以上のような課題を解消させ、製造が容易で、温度変化によっても厚膜導体層が基板から剥がれ断線する虞れのない角形チップ抵抗器及びその製造方法を提供することを目的とする。

## 【0006】

【課題を解決するための手段及び作用】この目的を達成させるために、この発明の特許請求の範囲の請求項1記載の角形チップ抵抗器は、電極形成部に上面から下面に形成した貫通孔を有する絶縁基板と、この絶縁基板の上面の両端部に形成した1次電極と、絶縁基板の裏面の両端部に形成した3次電極と、前記貫通孔を通して1次電極と3次電極を電気的に接続した導通部と、前記絶縁基板の上面に1次電極間に跨がって形成した抵抗部とから構成されている。

【0007】このような構成を有する角形チップ抵抗器では、絶縁基板に2次電極（側面電極）を形成せず、1次電極（上面電極）と3次電極（裏面電極）のみを形成する。そして、1次電極と3次電極間に対応して、絶縁基板に設けた貫通孔の導通部にて、1次電極と3次電極とを電気的に接続する。この接続は、例えば1次電極及び3次電極を形成する際に、電極部の1層目、つまり厚膜導体膜（Agペースト）を成形する際、同時に貫通孔に厚膜導体（Agペースト）を塗布充填して形成して実行する。これにより、この角形チップ抵抗器を配線基板の導体パターン上に載置し（3次電極を導体パターン上に載置し）、ハンダで接着固定する際は、導体パターンと3次電極との間のみに接着ハンダを介装することで実行できる。従って、1次電極にはハンダ盛りが省略でき、ハンダの熱膨張係数と厚膜導体層の熱膨張係数の違いによる機械的応力集中が避けられ、断線する虞れが解消できる。

【0008】また、特許請求の範囲の請求項2記載の角形チップ抵抗器の製造方法は、絶縁基板の両端部に貫通孔を形成する工程と、この貫通孔に対応する絶縁基板の上面及び下面に厚膜導体膜を形成し、且つ貫通孔に厚膜導体を塗布して貫通孔と上・下面の厚膜導体膜とを連続させる工程と、絶縁基板の上面両端側に形成した厚膜導体層間に跨がって抵抗部を形成する工程と、上・下面の厚膜導体膜上にメッキ層を形成する工程とから成ることを特徴としている。

3

【0009】このような角形チップ抵抗器の製造方法では、絶縁基板に予め、上下面を貫通する貫通孔を形成する。そして、1次電極と2次電極を形成する際、つまり厚膜導体膜を形成する時に同時に、貫通孔に厚膜導体を塗布することで、1次電極と2次電極とを電気的に接続する。従って、この製造方法では2次電極（側面電極）を形成する工程を省くことができ、製造が簡単でコストダウンできる。

【0010】

【実施例】図1は、この発明に係る角形チップ抵抗器の具体的な実施例を示す側面図である。

【0011】角形チップ抵抗器は、アルミナセラミック基板1の上面に1次電極（表面電極）2、下面に3次電極（裏面電極）3をそれぞれ形成し、基板1の上面両端側に形成した1次電極2、2間に跨がって抵抗部5を形成すると共に、上記1次電極2と3次電極3とを基板1に設けた貫通孔4の厚膜導体41にて電気的に接続して成る。この角形チップ抵抗器は、次の工程によって製造される。アルミナセラミック基板1の両端部に、つまり電極部を形成する部分に、基板1上面及び下面を貫通する貫通孔4を予め形成する。そして、この貫通孔4に対応するアルミナセラミック基板1の上面及び下面の各両端にAg-Pd又はAgペーストにより厚膜導体膜21、31を形成する。この時、同時に、貫通孔4に厚膜導体をエアで吸引しながら埋め込み、厚膜導体41にて上・下面の厚膜導体膜21、31を電気的に接続する。更に、アルミナセラミック基板1の上面両端側に形成した厚膜導体層21、21間に跨がって抵抗部5を形成する。この抵抗部5は、1次電極2、2の厚膜導体層21、21に跨がって、抵抗膜（Ag-Pd、Ruと珪酸鉛ガラスを主体としたペースト）51を印刷焼成する。この抵抗膜51は、適所にレーザートリミング溝51aが形成され抵抗値が調整される。そして、この抵抗膜51上面に、ガラスペーストにて内部保護膜（1次保護膜）52を印刷焼成し、更に、この内部保護膜52上面に2次保護膜53を印刷焼成した後、2次保護膜53上面に保護外装膜54を印刷焼成する。次に、この保護外装膜54に抵抗値表示等の標印を厚膜印刷で行う。その後は多数個のチップ抵抗器が連結状態にある基板状から各チップ品へと、チップブレーキングする。そして更に、基板1上・下面の厚膜導体膜21、31上に、それぞれNiメッキ膜22、32をバレルメッキで形成し、このNiメッキ膜22、32上面にSn-Pbメッキ膜23、33をバレルメッキで形成して、1次電極2及び3次電極3をハンダ付け可能に完全に形成する。これにより、チップ抵抗の完成品が得られる。

【0012】このような構成を有する角形チップ抵抗器では、基板1に2次電極（側面電極）を形成せず、1次電極（上面電極）2と3次電極（裏面電極）3のみを形成する。そして、1次電極2と3次電極3間を貫通孔4

4

の厚膜導体41にて電気的に接続する。この接続は、1次電極2及び3次電極3を形成する際に、電極部の1層目、つまり厚膜導体膜（Agペースト）21、31を形成する際、同時に貫通孔4内に厚膜導体（Agペースト）41を吸引形成して実行する。これにより、この角形チップ抵抗器を配線基板の導体パターン7上に載置し（3次電極3を導体パターン7上に載置し）、ハンダ8で接着固定する際は、導体パターン7と3次電極3との間のみに接着ハンダ8を介装することで実行できる。従って、1次電極2にはハンダ盛りが省略でき、ハンダの熱膨張係数と厚膜導体層の熱膨張係数の違いによる機械的応力集中が避けられ、断線する虞れが解消できる。

【0013】また、この角形チップ抵抗器の製造方法では、絶縁基板1に予め、上下面を貫通する貫通孔4を形成する。そして、1次電極2と3次電極3を形成する際、つまり厚膜導体膜21、31を形成する時に同時に、貫通孔4に厚膜導体41を塗布することで、1次電極2と3次電極3とを電気的に接続する。従って、この製造方法では2次電極（側面電極）を形成する工程を省くことができ、製造が簡単でコストダウンできる。

【0014】図2は、角形チップ抵抗器の他の実施例を示す要部説明図である。この実施例の角形チップ抵抗器は、アルミナセラミック基板1の両端部に、基板1を貫通する貫通孔4を形成し、この貫通孔4に対応する基板1上面に、厚膜導体層21を形成する。そして、基板1上面に形成された厚膜導体層21、21間に跨がって、抵抗膜51を印刷焼成し、この抵抗膜51上面にガラスペーストで内部保護膜（1次保護膜）52、2次保護膜53をそれぞれ印刷焼成し、2次保護膜53上面に外装保護膜54を印刷焼成している。この実施例の特徴は、貫通孔4に対し上下から嵌挿する電極金具6にある。電極金具6は、上側金具61と下側金具62と構成される。上側金具61は、一定幅長さ（厚膜導体層21に対応する幅長さ）の平板部61aと、平板部61aの面内に下方向へ突設された短筒部61bとから成る。この短筒部61bは、上記貫通孔4に対応して突設してある。また、下側金具62は一定幅長さを有する平板部62aと、平板部62aの面内に、前記短筒部61bを嵌着する軸部62bとから成る。この下側金具62の軸部62bを貫通孔4に嵌挿し、上側金具61の短筒部61bを、厚膜導体層21上面側から貫通孔4に嵌挿し、軸部62bを短筒部61b内に嵌着してかしめる。これにより電極部が形成される。この場合も、側面電極が不要となる。また、電極金具6を使用することで、外部電極のメッキ工程が省略できる許かりでなく、メッキ用の複雑な液管理、及び高額なメッキ設備が不要となる。

【0015】

【発明の効果】この発明では、以上のように、絶縁基板の上面に1次電極、下面に3次電極をそれぞれ形成し、絶縁基板の上面両端側に形成した1次電極間に跨がって

5

抵抗部を形成すると共に、上記1次電極と3次電極とを絶縁基板に設けた貫通孔の導通部にて電氣的に接続することとしたから、外部導体パターンと抵抗器とを接続する際に、1次電極にはハンダ盛りが省略でき、ハンダの熱膨張係数と厚膜導体層の熱膨張係数の違いによる機械的応力集中が避けられ、断線する虞れが解消できる。また、角形チップ抵抗器の製造方法では、2次電極（側面電極）を形成する工程を省くことができ、製造が簡単でコストダウンできる等、発明目的を達成した優れた効果を有する。

【図面の簡単な説明】

【図1】実施例角形チップ抵抗器を示す要部説明図であ

る。

【図2】実施例角形チップ抵抗器の他の実施例を示す要部説明図である。

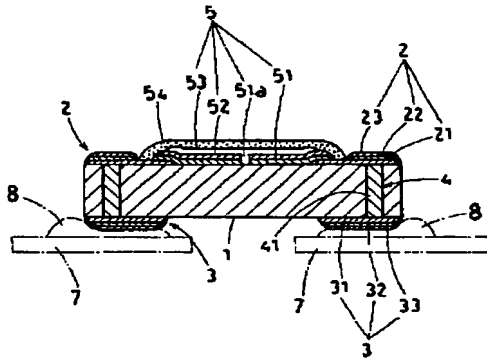
【図3】従来の角形チップ抵抗器を示す要部説明図である。

【図4】従来の角形チップ抵抗器を示す斜視図である。

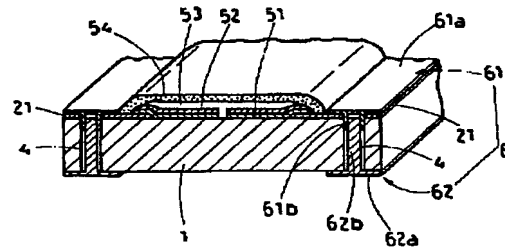
【符号の説明】

- 1 絶縁基板
- 2 1次電極
- 3 2次電極
- 4 貫通孔
- 5 抵抗部

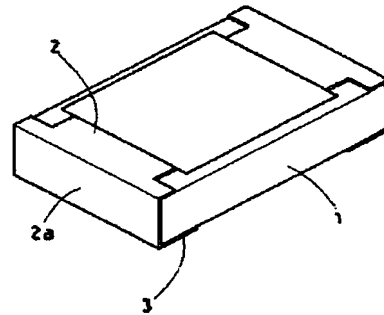
【図1】



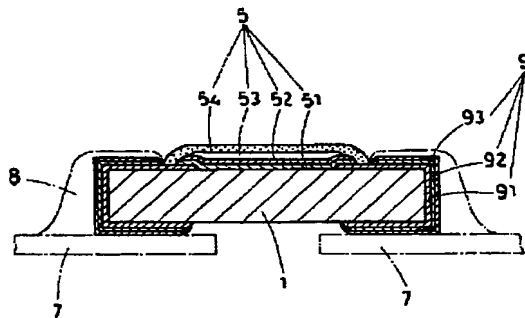
【図2】



【図4】



【図3】



**Family list**

**2 family member for:**

**JP4372101**

Derived from 1 application.

**1 SQUARE-SHAPED CHIP RESISTOR AND ITS MANUFACTURE**

Publication info: **JP2935143B2 B2** - 1999-08-16

**JP4372101 A** - 1992-12-25

---

Data supplied from the **esp@cenet** database - Worldwide

NO ANALYSIS DATA

**THIS PAGE BLANK (USPTO)**